
Technical Note

大阪府立大学からの提案

SiC基板の実用化に向けた共同研究・開発

現在実用化されているSiC基板は、小口径ウェーハでかつ高価であり、そのためにその基板を用いたデバイスの実用化への大きな障害となっている。今回、SOI (Silicon-on-Insulator) を基盤技術とすることにより、大口径 (8インチウェーハ) のSiC基板が作製可能となった。このことにより、1桁以上の低廉化が実現するものと考えられる。当該SiC基板の実用化・量産化に向け、SiCデバイスプロセス技術のある企業との共同研究・開発を提案する。

技術ニーズ

SiC半導体はSi半導体に比べて、バンドギャップ、絶縁破壊電界、および熱伝導率が数倍以上優れていることから、次世代のポストSi半導体材料として注目されつづけてきた。しかしながら、その素材の製法が著しく困難であるが故にSiC基板が極めて高価かつ大口径化が図れず、今日に至るもポストSiにはなり得ていない。現在市販されているSiC基板は、4H-SiCまたは6H-SiCという六方晶構造のため、デバイス特性においてチャンネル方位に異方性 (基板表面の縦方向と横方向とでキャリア移動度が異なること) が存在し、デバイス作製の際にも大きな障害になっている。また、これらの基板は昇華法で作製されているため、2000 ~ 3000 程度の超高温装置を要し、大口径化も困難であり高コスト性からは脱却し得ていない。

研究テーマ/技術成果

本研究テーマでは出発材料としてSilicon-on-Insulator(SOI)基板を用い、その表面Si層を炭化することによって、SiC層を形成することを目的としている。SOI基板の埋め込み酸化膜層は炭化阻止層となるため、SiC/Si界面構造が形成されず、SiC層はアモルファスSiO₂層 (埋め込み酸化膜) と界面を形成することになる。そのため、SiC/Siヘテロエピタキシャル技術で問題となる格子定数および熱膨張係数の差により発生する結晶欠陥等の問題点が解決できる。また、SOI基板を出発材料としており、埋め込み酸化膜が存在する為に、絶縁層埋め込み構造をもつ3C-SiC基板が構築できるため、将来のさらなる高速・低消費電力デバイスの要求をも満たしうることより、新時代の高付加価値SiC基板とも位置付けることができる。

特徴

1. SOIウェーハを出発材料としているため、SiC基板の大口径化および低廉化が可能
2. 絶縁層埋め込み構造をもつ3C-SiC基板であるため、将来のさらなる高速・低消費電力デバイスの要求をも満たしうる
3. SOI基板中に埋め込み酸化膜が存在するため、SiC/Siヘテロエピタキシャル技術で問題となる格子定数および熱膨張係数の差により発生する結晶欠陥等の問題点が解決できる

実用化に向けた課題

今回の絶縁層埋め込み型 SiC 基板創製技術に関し、

1. SiC エピタキシャル膜の結晶品質、表面平坦性の向上
2. 絶縁層埋め込み構造のデバイス化への優位点の実証
3. 製品歩留まり（製膜再現性）に関する向上技術の開発

今回の提案内容

SOI (Silicon-on-Insulator) を基板技術とした新構造（絶縁層埋め込み型）SiC 基板創製に関し、実用化・量産化に向けて、共同研究開発のパートナーを募集する。特に、当該基板が大口径ウェーハで作製できることを受け、デバイス志向での開発を推進し、本研究成果の事業化を進める。

論文/特許実績

出願中特許：5 本

備考

本成果は、新エネルギー・産業技術総合開発機構（NEDO）産業技術研究助成事業による研究成果である。

< 本技術に関する意見交換・共同研究に関するお問い合わせ >
大阪府立大学 複合ナノデバイス研究室 中尾基

TEL : 072-254-9829 E-mail : nakao-m@riast.osakafu-u.ac.jp
